

フレキシブル基板上 poly-Si TFT 作製に関する研究

琉球大学工学部 電子情報通信コース

助教 岡田 竜弥

(2018 年度 奨励研究助成 (若手研究者) AF-2018236-C2)

キーワード：薄膜トランジスタ，フレキシブル基板，レーザアニール

1. 研究の目的と背景

スマートフォンやタブレットの普及に伴い、中・小型ディスプレイへの要求も大きくなっている。現在主流のディスプレイはガラス基板上に形成されているが、基板の特性から、落とすと割れる、曲げられない、重い、などの課題がある。この基材となるガラスを、フレキシブルなプラスチックに置き換えることができれば、落としても割れない、折り曲げ可能、軽量で扱いやすいフレキシブルディスプレイの実現が期待できる。ディスプレイの画素の駆動には薄膜トランジスタ(TFT)が用いられており、画面のムラなく、高コントラスト、高速駆動などが求められ、特に半導体層の結晶性、信頼性が求められる。プラスチック基板への応用に向けては、低温で製膜可能な有機半導体や酸化物半導体の研究が盛んであるが、信頼性と長期安定性は従来から広く用いられてきた無機半導体の Si が有利であると考えている。高性能な TFT を作製するためには、Si に熱処理を施し結晶性を向上させた poly-Si を形成することが有効であり、特にプラスチックなどの基材に熱的ダメージを与えず、Si のみを高温にして結晶化するためには、高エネルギー密度のレーザをごく短時間照射することが有効である。また、低温で TFT を作製するためには、ソース/ドレイン領域も低温で形成する必要がある。従来の poly-Si TFT の製造工程では、イオン注入もしくは不純物ドーピングを行なった後に高温の活性化アニールすることでソース・ドレイン領域を形成しているが、これを金属に置き換えることで高温の活性化アニールが不要となる[1, 2]。この金属ソース/ドレイン構造 TFT(図 1)は、本研究室で提案し、検討を行なっている。本研究では、プラスチック基板としてポリイミドを用い、Si 膜の結晶性を上げつつ、レーザ照射時の基板への熱ダメージを低減する熱バッファ層について、数値計算による温度解析を用いて検討を行った。また、RF スパッタ法により製膜した熱バッファ層や Si 膜に対してレーザ照射を行い、Si 膜の結晶化、また TFT 特性についても検討を行った。

2. 実験方法

2・1 青色半導体レーザによる Si 膜の結晶化

ポリイミド(PI)基板上に RF スパッタ法により製膜した Si 膜に波長 405 nm で連続波の青色半導体レーザを照射して Si 膜を結晶化する場合を想定し、レーザ照射時の膜および基板温度を熱伝導方程式から温度解析により検討した。まず従来から用いている構造として、熱遮断層を用

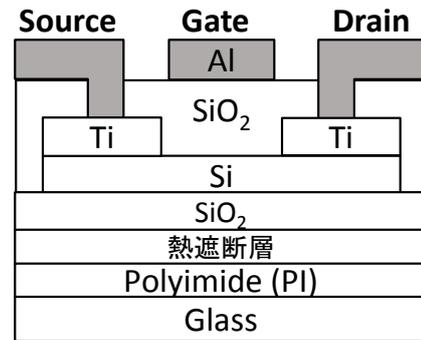


図 1 金属ソース/ドレイン構造 poly-Si TFT 構造

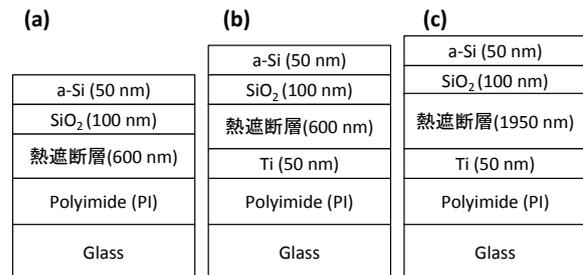


図 2 試料構造

いた図 2(a)の構造を想定し、レーザ走査速度を 500 mm/s で一定とし、レーザエネルギー密度をパラメータとして解析した。また、PI 基板への熱負荷低減を目指し、熱拡散層として Ti 層を導入した構造(図 2 (b))、さらに熱遮断層を厚くした構造(図 2 (c))についても検討を進めた。さらにそれぞれの構造に対して実際にレーザを照射して効果を検証した。

2・2 エキシマレーザによる Si 膜の結晶化と金属ソース/ドレイン構造 TFT

PI 基板上に RF スパッタ法により製膜した Si 膜に波長 351 nm (XeF)のエキシマレーザアニール(ELA)を施し、反射率スペクトルにより結晶性、原子間力顕微鏡により表面形状を評価した。また、ELA を施した試料を用いて金属ソース/ドレイン構造 poly-Si TFT を作製して電気特性を評価し、4% H₂ アニールの効果を検討した。

3. 実験結果

3.1 青色半導体レーザによる Si 膜の結晶化

図 2 の試料構造(a)に対する温度解析の結果を図 3 に実線で示す。レーザ照射にともない Si 膜温度が急激に上昇し、数 μs 程度の急速熱処理ができることが確認された。膜温度はレーザエネルギー密度の増加とともに上昇するが、アモルファス Si(a-Si)膜が熔融する 1423 K 程度に達するのは 60 mW の条件となった。しかしこのとき、熱遮断層を挟んでいるものの、PI 基板表面は 1070 K に達しており、軟化点を超えている。

次に基板表面の熱集中を緩和する目的で、熱遮断層の下に熱拡散層として Ti を用いる構造(試料構造(b))を考え、同様に温度解析により検討した結果を図 3 の破線で示す。Ti 層を導入することで、熱遮断層下部においてレーザ照射の前方方向への熱拡散が促進され PI 基板表面の最高温度を 70 K 程度低減できることが分かった。しかし、PI 基板表面を軟化点以下にすることはできなかった。そこで、熱遮断層を厚くした構造(試料構造(c))について検討した。1950 nm 厚の熱遮断層を用いることで、a-Si 膜が熔融すると見込まれる条件でも PI 基板表面温度を 730 K 程度に抑えられることが分かった。

次にそれぞれの試料(試料構造(a)~(c))を実際に作製した。Ti 層を真空蒸着法により製膜したのち、熱遮断層、SiO₂、a-Si はそれぞれ RF スパッタ法により真空一貫で成膜した。作製した試料に青色半導体レーザを照射したのち

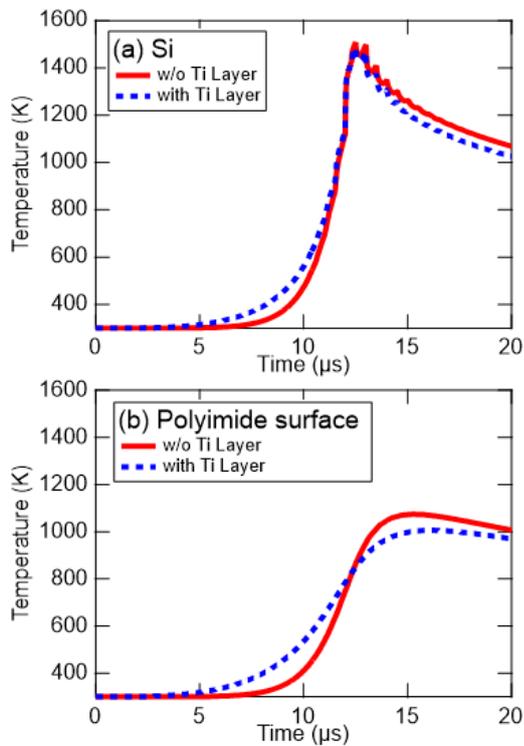


図 3 熱拡散層として Ti 層を導入した場合の(a)Si 膜の温度、および(b)PI 基板表面の温度

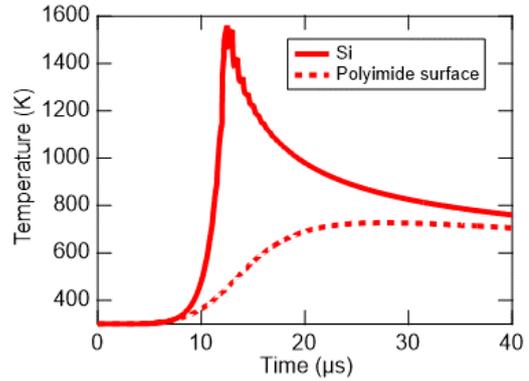


図 4 熱拡散層として Ti 層を導入し、熱遮断層を厚くした場合の Si 表面温度および PI 基板表面温度

試料の様子を観察した。しかし今回検討した条件では、結晶化が確認できた試料も膜剥がれが発生し、Ti やバッファ層など、基板以外にも急速熱処理中の温度やアブレーション、応力などの影響を検討する必要があることが分かった。

3.2 エキシマレーザによる Si 膜の結晶化と金属ソース/ドレイン構造 TFT

次にエキシマレーザにより試料作製を行なった結果を示す。図 2 の試料構造(a)を用い、エネルギー密度 70 – 90 mJ/cm^2 の条件で ELA を行なった試料の反射率スペクトルを図 5 に示す。ELA を施すことで、結晶性 Si の形成に起因する 280 nm および 360 nm 付近の反射率スペクトルにピークが発現し、Si 膜が結晶化したことが確認できた。

それぞれの試料の表面形状について原子間力顕微鏡により評価した結果を図 6 に示す。エネルギー密度の上昇に伴い平均二乗誤差(RMS)値が大きくなっており、レーザ照射により Si が結晶化し結晶粒が成長したことを反映していると考えられる。

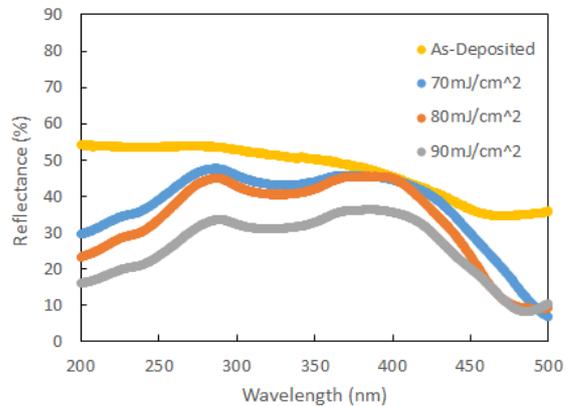


図 5 ELA 前後の Si 膜の反射率スペクトル

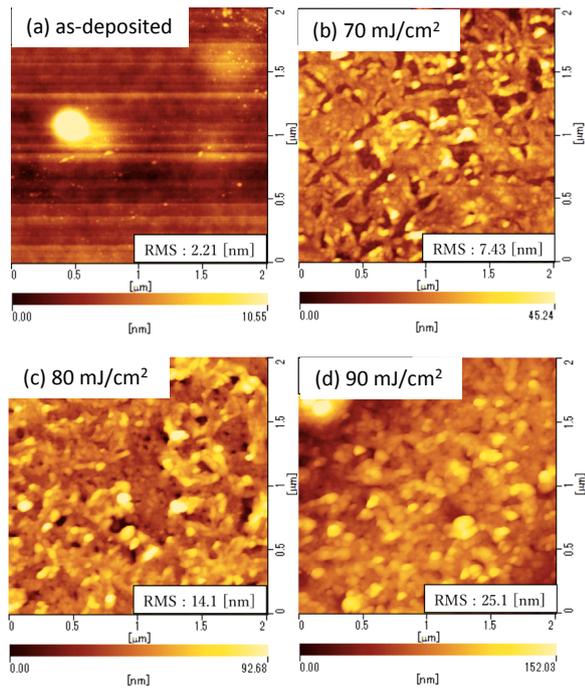


図 6 ELA 前後の表面形状

次に、 90 mJ/cm^2 の条件の試料を用いて金属ソース/ドレイン構造 poly-Si TFT を作製した。作製工程を図 7 に示す。ソース/ドレイン部分の形成は、真空蒸着により製膜した Ti を用いた。また、欠陥低減を目指し、チャンネルのパターニング後にプレ H₂ アニールとして、および Al 電極パターニング後にポスト H₂ アニールとして、それぞれ窒素希釈の 4% H₂ (4% H₂ + 96% N₂) を用いて 200°C の熱処理を施し、各段階でのアニールの効果を検証した。レーザ照射以外のプロセス温度は最高 200°C である。

まず、プレ H₂ アニールは施さず、ポスト H₂ アニールのみ施した試料の I_d-V_g 特性を図 8 に示す。ポスト H₂ アニールを施す前(0 min)は移動度 $0.9 \text{ cm}^2/\text{Vs}$ だったのに対

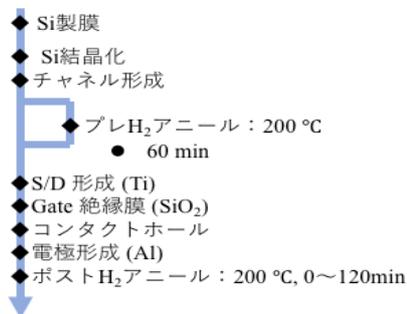


図 7 金属ソース/ドレイン構造 poly-Si TFT の作製工程

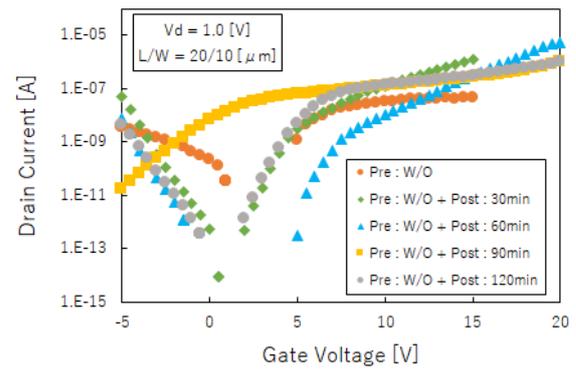


図 8 ポスト H₂ アニールのみを施した TFT の I_d-V_g 特性

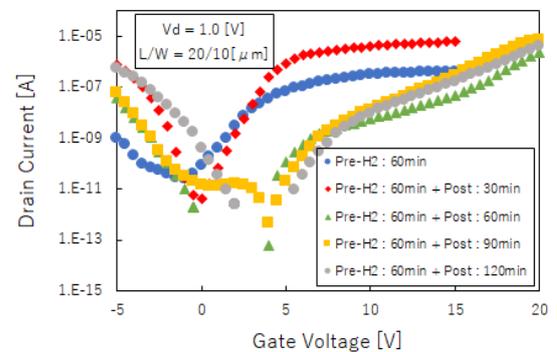


図 9 プレ H₂ アニール後、ポスト H₂ アニールを施した TFT の I_d-V_g 特性

し、30 min のアニールを施すことで $40 \text{ cm}^2/\text{Vs}$ に上昇し、さらに 30 min 追加(60 min)することで $130 \text{ cm}^2/\text{Vs}$ が得られたのち、90 min 以上では $30 \text{ cm}^2/\text{Vs}$ 程度に下がってしまった(図 10)。

次に、プレ H₂ アニールを 60 min 行った試料に対して、同様にポスト H₂ アニールを施した試料の I_d-V_g 特性を図 9 に示す。ポスト H₂ アニール前の移動度は $4.9 \text{ cm}^2/\text{Vs}$ であり、ポスト H₂ アニール 90 min において $220 \text{ cm}^2/\text{Vs}$ が得られた(図 10)。図 10 に移動度をまとめるが、チャンネルパターニング後に一旦プレアニールを行うことで、ポストアニールによる移動度の増加がより効果的になる結果が得られた。しかし、ポストアニール時間を増加した際の閾値電圧の上昇や、負バイアス側のリーク電流が大きといった課題が残り、TFT 特性のさらなる向上に向けて、絶縁膜も含め今後検討が必要である。

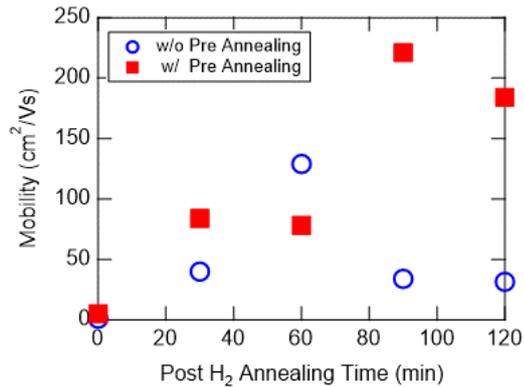


図10 プレ H₂アニール有/無それぞれのポスト H₂アニール後の移動度

4. 結論

フレキシブル基板上 poly-Si TFT 作製に向けて、青色半導体レーザー、エキシマレーザーを用いたポリイミド(PI)基板上 Si 膜の結晶化、および金属ソース/ドレイン構造 TFT の評価を行った。熱遮断層に加えて熱拡散層として Ti を導入することで PI 基板表面温度を下げられることが示唆

されたが、今回青色半導体レーザーを用いて検討した条件では TFT プロセスまで回せる結晶化には成功しなかった。エキシマレーザーにより作製した Si 膜により金属ソース/ドレイン構造 TFT を作製した結果、ソース領域パターンニング後に一旦 200°C 60 min の 4% H₂アニールを施したうえでポストアニールを追加することで、移動度 220 cm²/Vs が得られた。TFT 特性のさらなる向上に向けて、閾値電圧やリーク電流の低減について検討が必要である。

謝 辞

本研究は公益財団法人天田財団奨励研究助成(若手研究者)(AF-2018236-C2)を受け実施された。また、ポリイミド基板に関して東洋紡(株)奥山哲雄様、ELA に関してギガフォトン(株)野田勘治様、諏訪輝様に感謝いたします。

参考文献

- 1) K. Sugihara, K. Shimoda, T. Okada, and T. Noguchi, J. Inf. Display 18, (2017) 173.
- 2) T. Noguchi, and T. Okada, J. Inf. Display 19, (2018) 159.